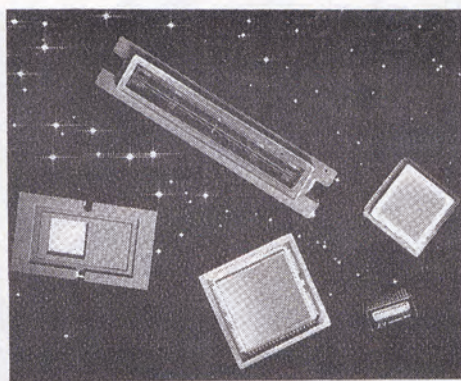
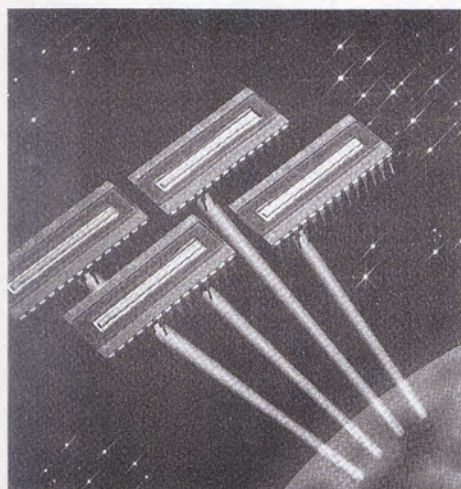


CCDイメージセンサ

技術資料

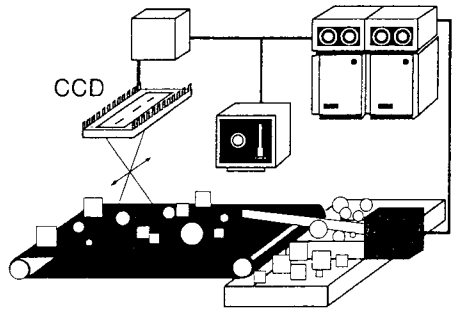
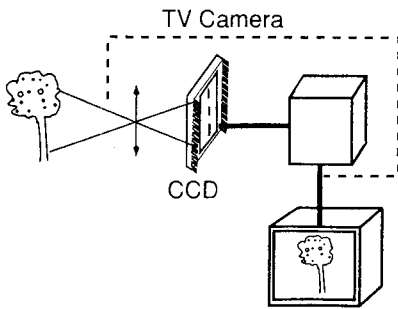


ク○ニクス株式会社

THE CCD IMAGE SENSOR

INTRODUCTION

広い意味に於て、電荷結合素子 (Charge-Coupled Device; CCD) イメージセンサーは光学的なイメージを電子的な出力に変換するアナログの集積回路、言い替えれば、電子的なイメージ・ピックアップ・システムに於ける電気光学インターフェイスであると言えるでしょう。



CCDは電気光学の部品の中でも、最も速く進歩した物の一つです。多くの半導体部品と同様に、研究所の中の概念からの進化(1970年)は、消費者製品と最新式のプロの装備の両方に対する広い範囲の応用への可能性によって支えられて、非常に速いものでした。

CCDの成功の多くは、それ等が概念的に非常に簡単であり、MOS(金属酸化膜半導体)の集積回路の形態を持つという事実にあります。実際、それ等の集積化の性質から次の様な特徴がよく知られています: 限り無い寿命、低いパワーのドレイン、小型化、イメージの焼付けに対して強くそれが残らないと云う性質、等々。

それ等に加え、更に次の固有な特性を挙げる事が出来ます: 正確なフィールド・レジストレーションの非連続な素子(画素)によるイメージ解析、低いインピーダンスで取り出されるサンプリングされた出力信号、...

この短い手引では、CCDの基礎とその電気光学的な特性に就いて紹介すると共に、この素晴らしいデバイスで仕事をする機会を持つことになる技術者の皆さんにその背景となる情報を提供致します。

この文献はフランスのトムソンCSF社が編集した英語版をクロニクス株式会社が日本語に翻訳したものです。

訳注 本文Ⅱ.1の“responsivity”(辞書にない言葉)は「感度」と訳し、Ⅱ.1.1で使われていた“sensitivity”はこちらの方が、本来「感度」と訳すべきですが、その内容から「量子効率」としています。

CONTENTS

	PAGE
第I部 基本的なCCDの理論	
I.1 イメージセンサーはどの様にして働くのか?	7
I.2 光から電荷への変換と電荷の蓄積	9
I.3 電荷転送の動作	11
I.4 読み出しのステージ	13
第II部 電気光学的な性能	
II.1 感度	16
II.2 分光感度	17
II.3 フォト感度不均一性	18
II.4 飽和電圧	18
II.5 直線性	19
II.6 電荷転送の効率	19
II.7 暗信号	20
II.8 雑音源	20
II.9 ダイナミックレンジ	22
II.10 解像度とコントラスト転送関数	22
II.11 最大出力データ率	23
II.12 残像	23
II.13 過剰照明対応	24
第III部 トムソン-CSFのリニアCCDイメージセンサー	
III.1 感光性のアレイ	26
III.2 駆動信号特性	28
第IV部 トムソン-CSFのエリアCCDイメージセンサー	
IV.1 フレーム転送CCD	31
IV.2 駆動信号の特性	33

第V部 CCDイメージセンサーの性能 — その定義と測定原理

V.1	電気的な性能	
V.1.1	クロック・キャパシタンス	36
V.1.2	消費パワー	36
V.1.3	駆動クロックへのピーク電流シンク	36
V.1.4	DC出力レベルと出カインピーダンス	36
V.1.5	電荷転送効率	37
V.1.6	最大データ出力周波数	37
V.2	電気光学的な性能	37
V.2.1	一般的な測定条件	38
V.2.2	単位の変換	39
V.2.3	飽和電圧と露光量	40
V.2.4	感度と分光感度	40
V.2.5	フォト感度不均一性	40
V.2.6	暗信号と暗信号不均一性	40
V.2.7	実効雑音とダイナミックレンジ	40
V.2.8	コントラスト転送関数と解像度	41
V.2.9	ブルーミング防止効率	

第I部 基本的なCCDの理論

以下の議論では、CCDは水を使ったシステムに非常によく似たやり方で電荷を扱っている、つまり、電荷の塊りはあたかも一連のバケツに蓄えられてそれらの間で転送される液体のようなものと見なすことが出来る、と考えると役に立つでしょう。

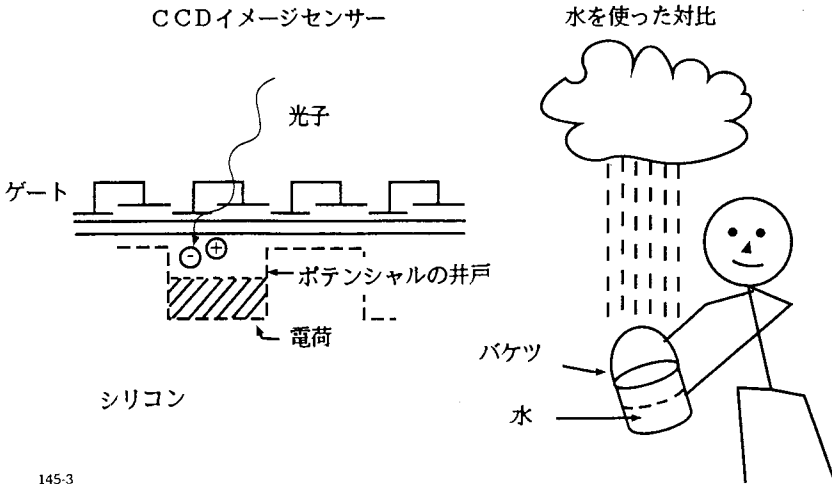
I.1 イメージセンサーはどのようにして働くのか？

CCDイメージセンサーは4つのステップを次々と経て作動します。

- 露光の段階で

a) 入射の照明をそれに比例する量の電荷（フォト電荷）に変換します。これは、直線に沿って並べられた配列（リニア・アレイ）または2次元のマトリックスに並べられた配列（エリア・アレイ）に配置されたフォト素子で行なわれます。

b) 各々のフォト素子からの光電荷を、それに伴うMOSキャパシター（ポテンシャル井戸）の中に蓄えます。

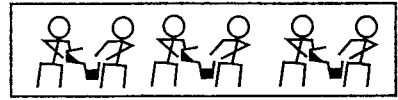
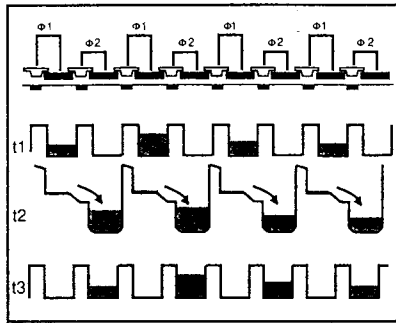


145-3

図1 水を使った対比

- 露光の期間の後に

c) 集積したフォト電荷の塊りをMOSキャパシターに沿って継続的に読みだしステージに転送します。（ここでは、CCDはアナログのシフトレジスタの役割を果たします。）

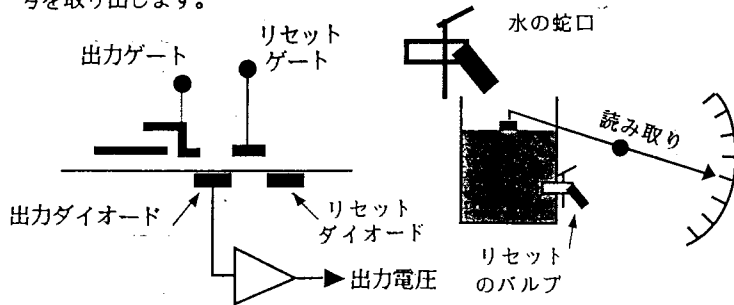


水を使った対比

145-4

図2 MOSキャパシターに沿った電荷の転送

d) 読みだしの段階で、到着した各々の光電子の塊りはそれに比例する電圧信号に変換されます。 それにサンプリングと増幅を行い、低いインピーダンス出力の映像信号を取り出します。

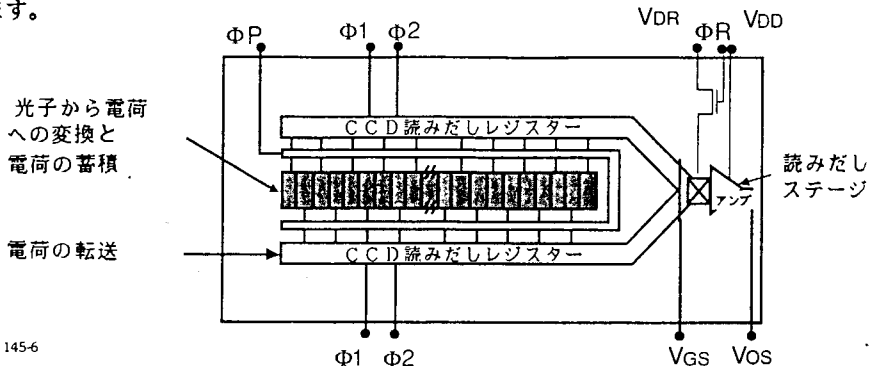


145-5

水を使った対比

図3 読みだしステージでの電荷から電圧への変換

このように、CCDイメージセンサーは光学的イメージ、即ち空間的に分布している光を時間的に分布している電圧信号に変換する「ブラックボックス」と考えることが出来ます。



145-6

図4 リニアCCDの理論的な機能のブロック・ダイアグラム

それでは、これ等のステップがどのようにして行なわれるのかを説明しましょう。ここでは、2層のポリシリコン・ゲートを持つn-MOS埋め込みチャンネルを使用しているCCDイメージセンサーを通して説明しますが、このプロセスはトムソン-CSFが採用して優秀な性能特性を得ているものです(表1に詳細)。

I.2 光から電荷への変換と電荷の蓄積

CCDイメージセンサーの入力は、光から電荷への変換を行なう感光性素子即ち画素のアレイからなっています。これにはフォトダイオードやフォトMOSの素子が使われ(図5を参照の事)、1本のラインに沿ったものや2次元の行列に並べられたものがあります。

光子がシリコンに入ってくると、電子-空孔対が生成されます。電子はダイオードやMOS構造で作られた空乏層の中に集められますが、空孔はシリコン基板の中で再結合します。

I.2.1 フォト素子構造: フォトダイオードとフォトMOS

フォトダイオード構造ではP型基板の中にN+領域がインプラントされてP-Nダイオードを形成します。このダイオードにはその上に位置するポリシリコンゲートによって逆バイアスを掛けて空間電荷層を作ることが出来ますが、そこで光電子が空孔から分離されます。そして光電子はN+層で蓄積されます。

フォトMOS構造では、空間電荷領域は薄い酸化物層の上に位置するポリシリコンゲートによって作られます。電子-空孔分離の後に電荷蓄積が反転層で行なわれます。

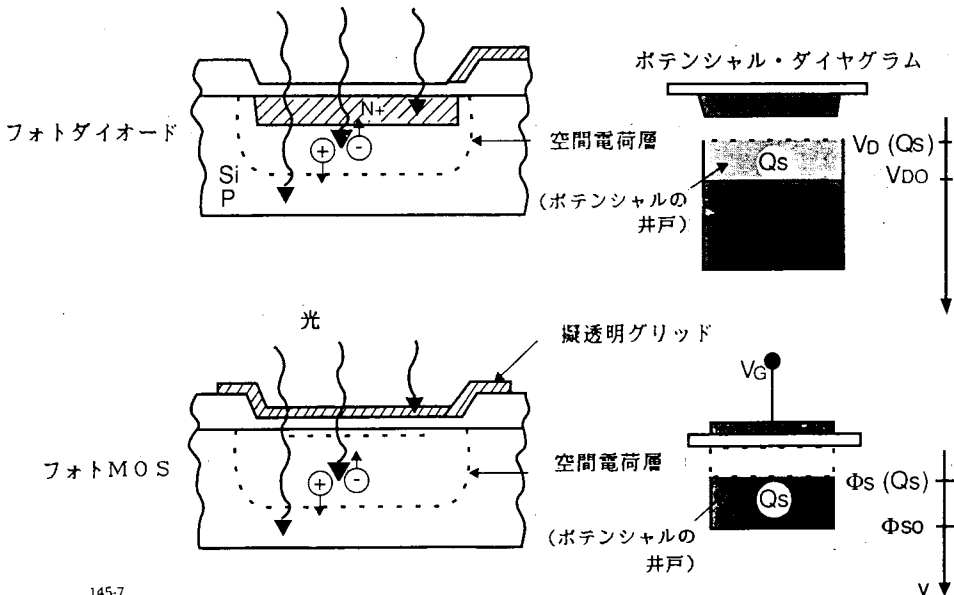


図5 シリコンを使った光の検出

フォトMOS構造は色々なゲートに印加されるクロック電圧に依っては光電子を蓄積したり、そしてまた電荷を転送するのにも使われます。 沢山並んでいるゲートに対する電圧の掛け方で基板の中に局所的なポテンシャルの勾配を作り、ポテンシャル井戸を形成します。

図5はポテンシャルの井戸を象徴的に示したものであり、電荷が蓄えられている領域を1次元のポテンシャルで表わしています。 矢印はポテンシャルの増加する方向を示します。 斜線の部分は、ポテンシャルの井戸の中での電荷の存在を示します。

1.2.2 埋込チャネルと表面チャネルMOSの構造

図6に示めされているように、埋込チャネルMOS構造は酸化物界面の直ぐ近くに、基板（通常はP型）に対して反対にドーパされた薄い層（通常はN型）を持っています。 その結果、バイアスの掛かっているゲートの下のポテンシャル勾配はN層で最大に達し、P型基板で0Vに落ちて行きます。 従って、光電子にとっての最も低いエネルギー状態（ポテンシャルの井戸の底）はN層の中であり、故に基板表面の下に埋め込まれています。

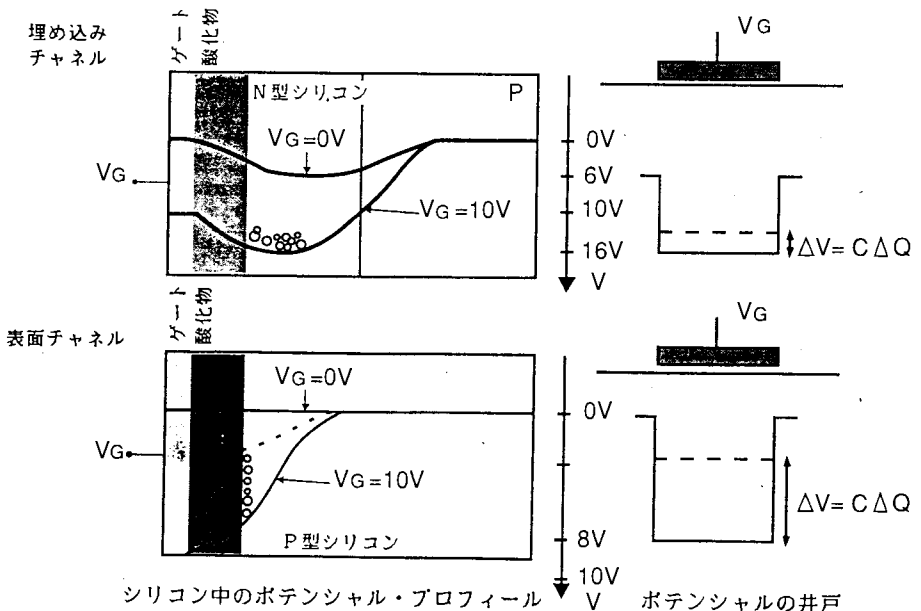


図6 埋込チャネルと表面チャネルの構造

それと対照的に、表面チャネルMOS構造には一様にドーパされた基板があります。 従ってゲートにバイアスをかけられると欠損領域が酸化物層の下に形成され、酸化物と基板の界面の光電子が最も低いエネルギー状態に置かれます。 これは、光電荷がシリコン-誘電体の界面に晒されている事を意味しますが、これは雑音を引き起こして電荷転送効率の悪化をもたらします。

表1 埋込チャンネルと表面チャンネル構造の相対的な特性。

特 性	埋込チャンネル	表面チャンネル
高い転送効率	●	
高い作動周波数	●	
低い固有雑音	●	
電荷を扱う大きい能力 (ある与えられたクロック電圧に対して)		●

トムソン-CSFのデバイスは上に指摘した全部の利点を得るために埋込みチャンネル技術で作られています。

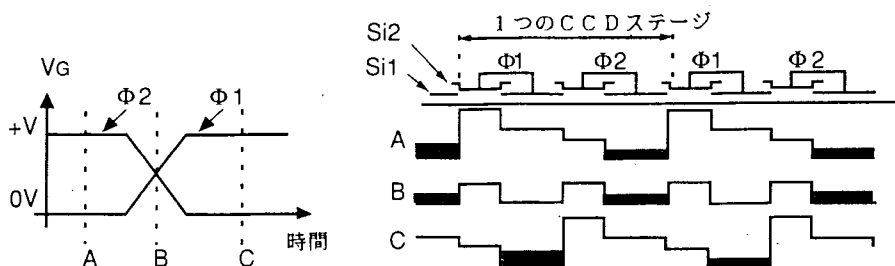
1.3 電荷転送動作

電荷転送は最後の出力ステージへ素子のアレイに沿ってフォト電荷の塊を移動させて行く動作です。その動作は、光電子を1つの素子からその隣へと運ぶのに必要な様々なクロックで決まります。

ここで私達は2相並びに4相転送動作に就いて述べます。両方とも、トムソン-CSFのイメージセンサーで使われ、それぞれの特性を持っています。

1.3.1 2相動作

図7は、次々と並んでいる電極と、3つの時間A、B、Cに於けるクロック配位によって隣合った2つのステージに対して生じるポテンシャルの井戸を示します。そこにはSi1とSi2と表わされた2つのレベルのゲートがあります。近接した2つのレベルのゲート(Si1とSi2)は交互に並ぶ2つのペアとして各々、駆動クロックΦ1とΦ2に接続されており、基板中に適当に繰り返すポテンシャルの井戸を作りだします。ポテンシャル分布を変更するためのN層がSi2ゲートの下に配置されており、それで決まる単方向転送機構が形成されます。



145-9

図7 2相転送動作

例えば、時間AにクロックΦ1が0VでクロックΦ2が正の+Vにあったとすると、ポテンシャル・プロファイルは線Aで示されたものになります。斜線で示された光電荷はΦ2で駆動されるSi1の下に来ます。

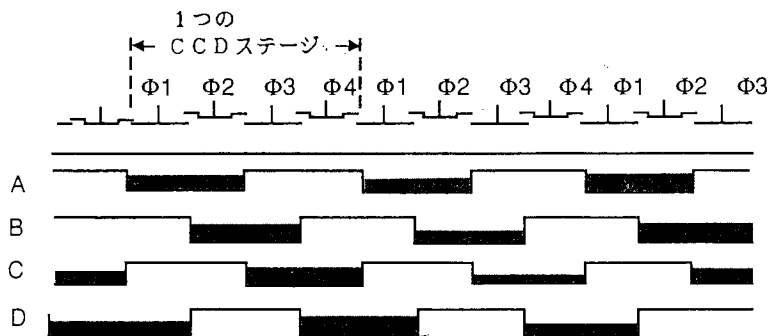
時間BにΦ1を+V/2上げてΦ2を+V/2下げることにより、ポテンシャル・プロファイルが線Bで示されるものになり、転送が始まります。

次にΦ1は+VにそしてΦ2は0Vにセットされます(ラインC)。Φ2の下にあったポテンシャルの井戸が無くなると共に、光電荷はクロックΦ1で作られるポテンシャルの井戸の方に移動します。

ラインAに始まるこのサイクルは繰り返され、Φ1とΦ2クロックの配位が新しく変わる毎に電荷が1.5ステージずつシフトします。

I.3.2 4相動作

2相センサーの場合と同じように、4位相構造でも交互に繰り返すSi1とSi2ゲートを使います。この場合、ゲートは独立にクロックされます。ある方向への流れは各々のゲートに独立にバイアスを掛けることにより行なわれ、イオン注入された層は使われません。従って、転送の方向は単にクロックのタイミングのシーケンスによってのみ決



145-10

図8 4相転送動作

まります。図8ではある画素から次の画素へと転送がなされる間に次々と起こるポテンシャルの井戸の配位(A、B、C、D)が示されています。

時間Aに於て、2つの隣合ったゲート(この例ではΦ1とΦ2にクロックされている)には同じバイアス電圧+Vが掛かっており、Φ3とΦ4でクロックされているその次の2つのゲートは0Vに保たれますので、ポテンシャルの井戸を孤立させる障壁が形成されます。

最初の転送シーケンス(時間B)の間、Φ3は+VにクロックされΦ1は0Vにセットされますが、Φ2とΦ4は前の状態に留まります。Φ1とΦ2の下に蓄えられていた光電荷はΦ2とΦ3の下に新しい井戸に引っ張られるので、光電荷は1つの電極分だけシフトします。

次のシーケンス(時間C)の間、Φ4は+Vに上げて、Φ2は0Vにセットされ、今回はΦ3とΦ4ゲートの下の井戸に光電荷が転送されます。

このシーケンスの繰り返しによって、フォト電荷は一つの素子から次の素子へとある方向に置き換えられます。一つのステージは近接した4つのゲートによって形づくられているので、サイクルは4つの基本的な転送で完了します。

2相センサーと4相センサーの特性の間の主な違いは次の表に与えられています。

表II 2相センサーつと4相センサーの相対的な利点

Characteristics	2 相	4 相	注 釈
電荷を扱う高い能力		●	
高いダイナミックレンジ		●	
高いクロック周波数	●		現在のところ20MHzまで
駆動回路の簡単さ	●		4相センサーに対しては シーケンサーICがあります
双方向への転送が可能かどうか		●	

1.4 読みだしステージ

電荷が読みだしステージに着くと、それに比例する電圧レベルに変換されます。この変換は出力ゲートに隣接した読みだしダイオード V_{os} (DCバイアス)によって行なわれます。読みだし終了後、電荷はMOSトランジスターを経てリセットダイオードで排出されます(図9)。

読みだしシーケンスは連続する次の3つのステップに分けられます(図に示されている $\Phi 3$ と $\Phi 4$ は転送の最後のステージのものです。例では、転送ステージは4相の場合のものです。):

a) ダイオードリセット - リセットクロック(ΦR)がハイにセットされてリセットMOSトランジスターをスイッチ・オンし、読みだしダイオードがリセット・ダイオード電圧(V_{DR})にセットします。このステージで、読みだしダイオード中の電荷(その前の映像信号に対応)はリセットMOSトランジスターを通じて流れ、リセットダイオードによって排出されます。

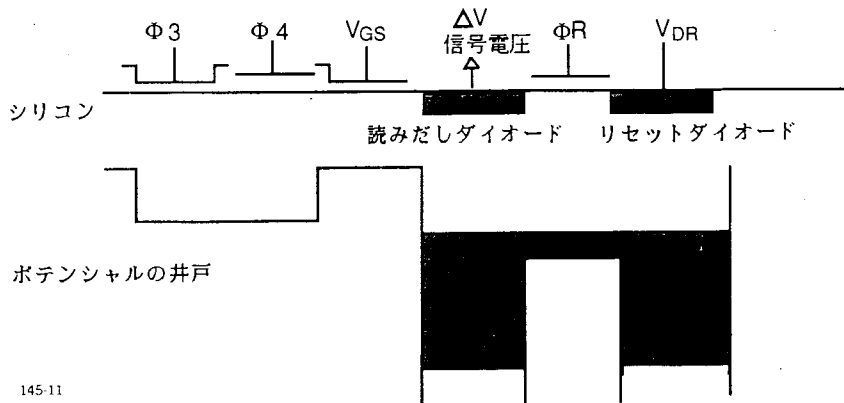
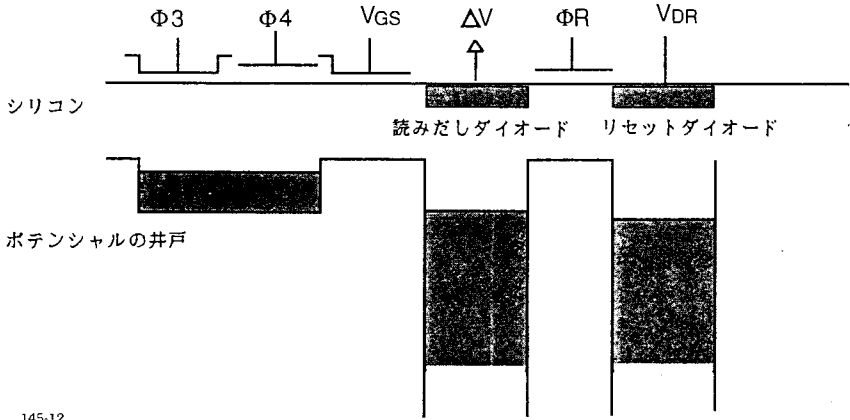


図9a ダイオードリセット

b) 浮遊ダイオード - ΦR は低いレベルに戻ります。そして、読みだしダイオードは高いインピーダンス状態に孤立されます。しかしながら、リセットMOSによる寄生的なカップリングにより、 ΦR がハイからロウへ移行すると、読みだしダイオードの電圧レベルが多少下がります。



145-12

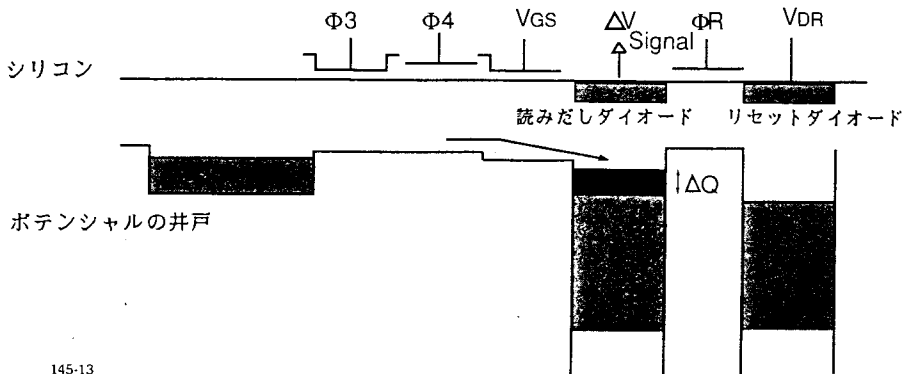
図9 b 浮遊ダイオード

c) 電荷の検出

ここで、浮遊ダイオードに電荷を送り込むために最終ステージの転送クロックは0Vに戻ります。(VGSは必要な電圧の傾きを保持する為に、恒常的にバイアスがかけられています。)そして、ダイオード電圧が、

$$\Delta V_{sig} = \frac{\Delta Q_{sig}}{C_L}$$

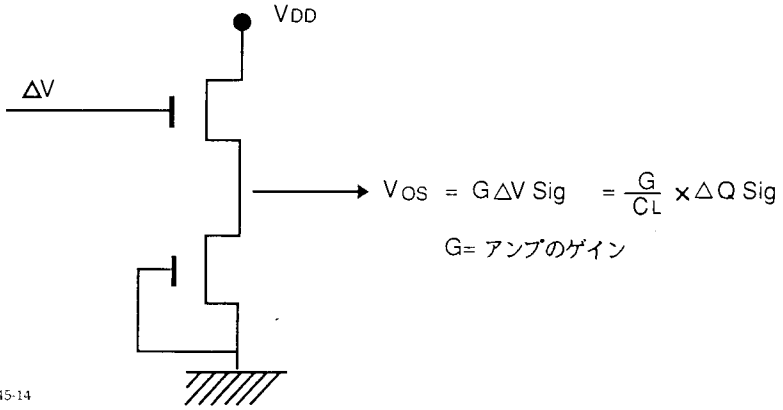
だけ、減少します。ここで C_L は逆バイアスが掛かっているダイオードのキャパシタンスであり、 V_{sig} は電荷の到着の前後の電位差、即ち誘起された信号電圧です。



145-13

図9 c 電荷の検出

この電圧はアンプ(これをサンプル・ホールド回路につながることも出来ます)にフィードされ、その後センサー出力に達します(図10を参照の事)



145-14

図10a 出力アンプ

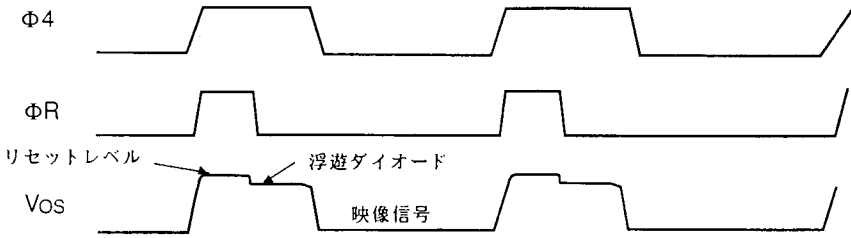


図10b 出力信号 vs. ΦTとΦR

第II部 電気光学的な性能

それでは、CCDイメージセンサーの性能を決める主なパラメータに就いて眺めてみましょう。

II.1 感度 (R)

感度は与えられた照度での出力電圧 (V_{os}) とそれに対応する露光量の比であり、次の2つのパラメータの関数です：

- フォト素子の量子効率
- 電荷から電圧への変換

II.1.1 量子効率 (S)

Sはある与えられた露光で作られる光電荷の数を表わします。量子効率は次の比として定義されます。

$$\frac{\text{集められた光電荷の数}}{\text{画素に入射した光子の数}}$$

このパラメータは以下のものに依存します。

- 画素の開口 = $\frac{\text{感光性の面積}}{\text{画素の面積}}$
- フォトサイトの構造 (主として、フォトMOSであるかフォトダイオードであるか)
- 基板構造 (主として光学的に能動的な層の厚さ)

例えば、他の条件は同じとして、青色の波長の照明ではフォトMOS構造はフォトダイオード構造よりも敏感ではありません。しかしながら、100%の開口のフォトMOS画素は20%の開口のフォトダイオード画素と同様な量子効率を持つことが出来ます。

電荷をクーロン (Cb) で表わし、入射の光子のエネルギーをジュール (J) 単位で表わすと、SはCb/JかA/Wで表わされます。

$$\frac{Q}{E} = \frac{I \cdot \Delta t}{P \cdot \Delta t} = \frac{I}{P} \quad \begin{array}{l} Q = \text{電荷} \quad ; E = \text{エネルギー} \\ P = \text{パワー} \quad ; t = \text{時間} \end{array}$$

トムソン-CSFのCCDイメージセンサーでは、その開口比はただ単に素子にブルーミング防止デバイスが付いているかどうかによって依存します。(II.1.3節を参照の事)

- ブルーミング防止なしのセンサー：開口 = 100%
- ブルーミング防止つきのセンサー：開口 ~ 70%

II.1.2 電荷から電圧への変換

電荷から電圧への変換読みだしダイオードによって行なわれます。ここで、

Q_L = 検出される電荷の値

C_L = 検出キャパシタンス

とすると、その結果ダイオードに現われる電圧は $V_L = Q_L / C_L$ となります。

この電圧をゲインGの出力アンプに印加すると最終的な映像出力信号として

$$V_{os} = G V_L = G \frac{Q_L}{C_L}$$

が得られます。

出力の変換ファクターは、

$$K = \frac{V_{os}}{Q_L} = \frac{G}{C_L}$$

で定義されます。

Kは通常、電子の電荷qを使って $\mu V/e^-$ で表わされます。この場合には、

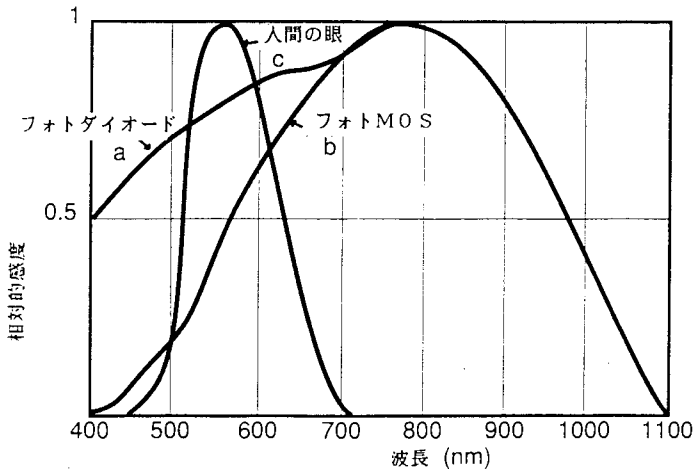
$$K = q \frac{G}{C_L}$$

です。

出力アンプはMOSのソースフォロワで作られており、その電圧ゲインGは典型的には0.7です。C_Lの典型的な値は0.08 pFであり、Kファクターは1.4 $\mu V/e^-$ となります。

II.2 分光感度

感度は照明源の波長の関数であり、それをプロットしたものが分光感度曲線(図11)です。分光感度はフォト素子の構造(フォトダイオードであるかフォトMOSであるか)と使われているシリコン基板の型に依存します。



145-15

図11 以下のものに対する、典型的な分光感度

- a) フォトダイオード
- b) フォトMOS
- c) 人間の眼(参考のため)

二つの構造の相対的な電気光学的特性が表Ⅲにまとめてあります。

表Ⅲ フォトMOS素子とフォトダイオード素子の比較

特 性	フォト素子の構造	
	フォトダイオード	フォトMOS
可視光スペクトルに於ける平均的な量子効率 η	60%	30%
分光感度 (図11を参照の事)	一様 青の領域では フォトMOSより高い ($\eta = 50\%$ で450nm)	青の領域では不規則 であり、小さい ($\eta = 20\%$ で450nm)
蓄積容量	小さい	良好
イメージ残像	有り (バイアス電荷で減少させることが出来る)	無し

分光感度曲線(図11)を見て分かるように、2つのフォト素子構造の平均的な量子効率の差は700nm以下の波長で顕著です。それ以上、1100nmまでの近赤外スペクトルに於ては両者の応答は同じように良いものを示します。

光子は感光性のシリコンに到達する前にポリシリコンの電極を横切らなければならず、又その平均自由行程は波長と共に減少するので、フォトMOSの分光感度は青い領域に向かって減少をします。この現象はデバイス技術と裏面照射で克服する事が可能です。

フォトダイオードの蓄積容量は空間電荷が広がっている御陰で比較的低くなっています。

II.3 フォト感度不均一性 (PRNU)

種々の層の厚さや画素のジオメトリが局所的な変動をすることにより感光区域に沿った量子効率に変動が生じます。その結果、一様な照明に対しても、電荷信号は一つ一つの画素で違って来ますので、所謂フォト感度不均一性と云うものがあります。

PRNUは波長と基板構造に依存します。特に近赤外線の光はシリコン中により深く入り込むので基板の不均一性の影響が大きく現われます。

II.4 飽和電圧 (V_{SAT})

V_{SAT} はセンサーが引き渡すことの出来る最大出力信号電圧です。それは感度と同じ変換パラメータに依存します。これの最大電圧は以下の要素の何れにも制約されます。

-蓄積能力

フォト素子の中に蓄積する事の出来るフォト電荷の最大量は、広く相互に依存する多くの要素に影響されます。

フォト素子の蓄積容量は次のもので増加します：

- フォト素子や転送レジスタ寸法の増加
- 2相の代わりに4相設計の使用
- 埋め込みチャンネルの代わりに表面チャンネル技術を使用
- クロック電圧の増加
- フォトダイオードの代わりにフォトMOS構造の使用

- 出力ダイオードの面積で決まる出力ダイオード・キャパシタンス
- リセット電圧。低い電圧は出力ダイオードの電荷取扱能力に制限を加えることとなります。
- 出力アンプのクリッピング

II.5 直線性

CCDイメージセンサーでは、出力信号は露光量に直接に比例します（ガンマー・ファクター=1）。しかしながらこの直線性は次の2次的な効果で制限され得ます

- 読みだしキャパシタンスの非直線性（その一部は、電圧に依存する空乏層キャパシタンスに起因するものです）
- 出力アンプの非直線性。これは、MOSトランジスターへのバルク効果に起因します。

2次的な効果によって生じる非直線性の値は1%以下です。非常に低い信号値ではフォトサイト残像の結果として、非直線性が増加し得ます。（II.12節を参照の事）飽和に近付くと、直線性は急速に悪化します。

II.6 電荷転送効率（Charge Transfer Efficiency; CTE）

CTEは一つのステージから次のステージに転送される電荷のパーセンテージを示します。CTEは駆動クロック周波数が増加すると減少しますが、埋込チャンネル転送では20MHz以上でも効率は可成りよいままに留まります

可能な最大クロック周波数はゲート長に逆比例するので、それはゲート長が増加するにつれてやはり減少します。これは、CTEは最大動作周波数とゲート長の兼ね合いによることを意味します（一部は、これにより画素ピッチが決まります）。

Nステージを経た後の転送された電荷のパーセンテージは

$$(CTE)^N = (1 - \epsilon)^N \sim 1 - N\epsilon$$

となりますが、ここで ϵ は一つのステージあたりの電荷非転送効率（転送損失）です。

CTEはコントラスト転送関数（Contrast Transfer Function; CTF）の制限に寄与するので、最後の画素の解像度は最初の画素のものより低くなっています。

II.7 暗信号 (V_{DS})

V_{DS} はシリコンの中で、熱運動の為に幾つかの電子が伝導帯に飛び出し、それがポテンシャルの井戸にトラップされて信号となるものです。この熱的電荷の数は時間に比例し、温度に強く依存します。暗信号は温度が8から10°C上昇する毎に、2倍になります（-25°C以上では）。

この様にセンサーの作動温度を最小化する事が重要であり、より多くの熱的電荷があれば信号電荷の余地が一層少なくなると言う事に気を付けなければなりません。熱的電荷はフォト素子の中で作られるだけでなく、転送のステージに於ても作られます。

特に読みだし時間が長くなる場合には、最初の画素の読み出しに比べ最後の画素の読み出しでは熱的電荷の数が顕著に上昇しています。

II.8 雑音ソース

色々な雑音ソースによる典型的な値が表IVに与えてあります。

II.8.1 光子雑音

この雑音は光が粒子の性質を持っていると云うことに起因するものであり、それによって $(N_s)^{1/2}$ の大きさのショット雑音が生じます。ここで、 N_s は1つの画素中の電子の数です。低い照明レベルに於てはこの光子雑音が主な雑音ソースとなります。

II.8.2 時間的な雑音

画素信号の雑音の時間的な変動として定義される時間的な雑音は一般にその実効値 (RMS 値; $RMS = 2$ 乗平均平方根) で与えられます。

時間的な雑音に主として寄与するものは、

- リセット雑音。ダイオードを基準電位にまで充電している時に生じます。その実効値は、

$$\text{ボルト単位で } (kT/C_L)^{1/2}、\text{実効雑音電子数で } (kT \cdot C_L)^{1/2} / q$$

で与えられます。ここで、

k = ボルツマン定数

T = 絶対温度

C_L = 読みだしキャパシタンス

q = 電子の電荷

です。例えば室温 (300 K) に於て、実効雑音電子数で表わしたリセット雑音は、 C_L をピコファラッド単位で取れば、 $400 (C_L)^{1/2}$ となります。

- ジョンソン(熱)雑音と 1/fMOSトランジスタ雑音を含んだアンプ雑音

これ等以外にも、次のものが寄与します。

- 暗信号レベル。暗電流は光子放出と同様なランダムな過程です。その実効雑音への寄与は $(N_0)^{1/2}$ で与えられますが、ここで N_0 は暗電流に対応する電子の数です。

- 転送雑音。これは転送効率と関係するものであり、 $(\epsilon \cdot N \cdot N_s)^{1/2}$ で与えられますが、ここで

N = ステージの数

ϵ = 一つのステージあたりの電荷非転送効率 (II.6節を参照の事)

N_s = 転送された電荷

です。

II.8.3 固定パターン雑音

この用語には映像信号に於ける空間的な変動によってもたらされる、時間に依存しない総ての雑音の寄与が含まれています。それには2つの起源があります。

- 最初のもは基板の不均一性による暗信号の不均一性から来るものです。この様なスパイクに対する主要な理由の1つは局所的な結晶欠陥です。この事は、このパラメータを最小化するには、質の高い基板を使用し、アニーリング過程を最適化するすることの重要性を明らかに示しています。暗信号不均一性 (dark signal non-uniformity; DSNU) の内のこの成分は平均的暗信号と同じ変動値則を有しているので、検出性能に対する主な制限となります。

- 第二のソースには温度・照明・時間に独立な不均一性を含むものです。その起源はクロック、電源からの干渉による偽トランジェント、その他の外部ソースがあります。

II.8.4 バイアス電荷がもたらす雑音

もしも電気的なバイアス電荷が加えられるならば (フォトダイオードからレジスターへの転送効率を改善するためにある種のデバイスではこれが推奨されているのですが)、リセット雑音と同じ性質で大きさが $400 (C_{in})^{1/2}$ で与えられる入力雑音をもたらします。ここに、 C_{in} は pF 単位での入力キャパシタンスです。

もしもバイアス電荷がフォトサイトの照明によって生成されるならば、光子雑音と同じ型で $(N_{bias})^{1/2}$ のショット雑音をもたらします。ここで N_{bias} はバイアス電荷の数です。通常の作動条件に於ける埋め込みチャンネルへの実効時間的雑音からの寄与の典型的な値が表IVに掲げてあります。

表IV 時間的雑音の典型的な値

雑音ソース	変動値則	値 (実効雑音電子数)	条件
光子雑音	$\sqrt{N_s}$	1000 100	$N_s = 10^6$ (1) $N_s = 10^4$
リセット雑音	$400\sqrt{C_L}$	110	$C_L = 0.08$ pF
アンプ雑音 (1/f MOS トランジスタ雑音は除外)	$\sqrt{N_{ds}}$	100-200	BW = 1 MHz
暗電流		20	$V_{DS} = 0.5$ mV $K = 1.4$ $\mu V/e^-$
バイアス電荷	電気的な入力の場合	$400\sqrt{C_{in}}$	$C_{in} = 0.1$ pF
	フォトサイト へ入れる場合	$\sqrt{N_{bias}}$	$N_{bias} = 5 \cdot 10^5$

(1): 典型的なフルの井戸容量は $N_s = 1$ から 2×10^6 電子に対応します。

II.9 ダイナミックレンジ

ダイナミックレンジは飽和電圧の実効時間的雑音に対する比として定義されます。ダイナミックレンジのこの公式化はDSNUが実効雑音より低い場合や、各々の画素に対して暗値が信号値より差し引いてある場合にのみ実際のです。

II.10 解像度とコントラスト転送関数(CTF)

空間的な解像度とはシーンの中で非常に近接しているものを識別する、フォトセンサーの能力を表わすものです。それは、増加する空間的密度で等距離にある白黒の縞のペア(テレビのテストチャートのような)パターンに対するフォトセンサーの感度で測られます。

そのようなパターンを正しく再生する際の上限は、画素の空間的な密度即ち $F_N = 1/2d$ で定義されるナイキスト(Nyquist)周波数です。ここで、 d は画素のピッチであり、係数の2は少なくとも2つの画素が縞のペアをサンプリングするのに必要である、と云う事から来ます。

空間的密度がゼロで、パターン無しに白黒のレベル差から得られる100%コントラストから始め、パターンの空間的密度が増すとともにこのコントラスト値が増加します。縦座標の大きさがゼロ密度コントラストに対するパーセンテージを表わし、横座標の大きさが相対的な空間的密度 F/F_N を表わすコントラスト曲線により、コントラスト転送関数(CTF)が定義されます。

空間的な解像度はまたCTFと同じ様にして得られる変調転送関数(MTF)で表わされますが、後者では白黒の直線の縞の代わりにソース強度が正弦波的に空間的変調するものが使われます。

空間的密度が F_N 限界に近付くにつれ、幾分かでも速やかにCTFが減少する事に影響する要素としては次のものがあります：

- 幾何学的にフォト素子を限定するもの：ピッチと開口比

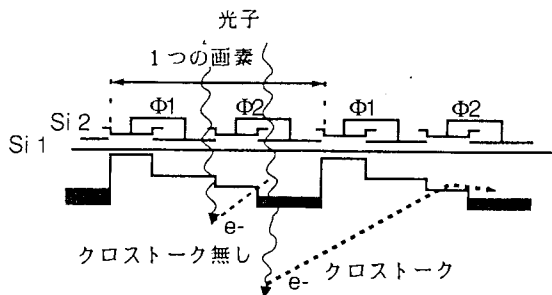


図12 画素間のクロストーク

- キャリヤ拡散の劣化（クロストーク）：ポテンシャルの井戸の間の分離が不完全な場合には、ある画素に作られた電子の幾つかは近隣の画素に拡散します。長波長の光子はシリコンのより深いところで吸収されるのでこの影響がより増大します。
この劣化もまたフォトサイト間の分離の型と基板構造に依存します。

- 非転送効率：埋め込みチャンネル・デバイスではその高いCTE値のためこの要素は小さなものとなっております。

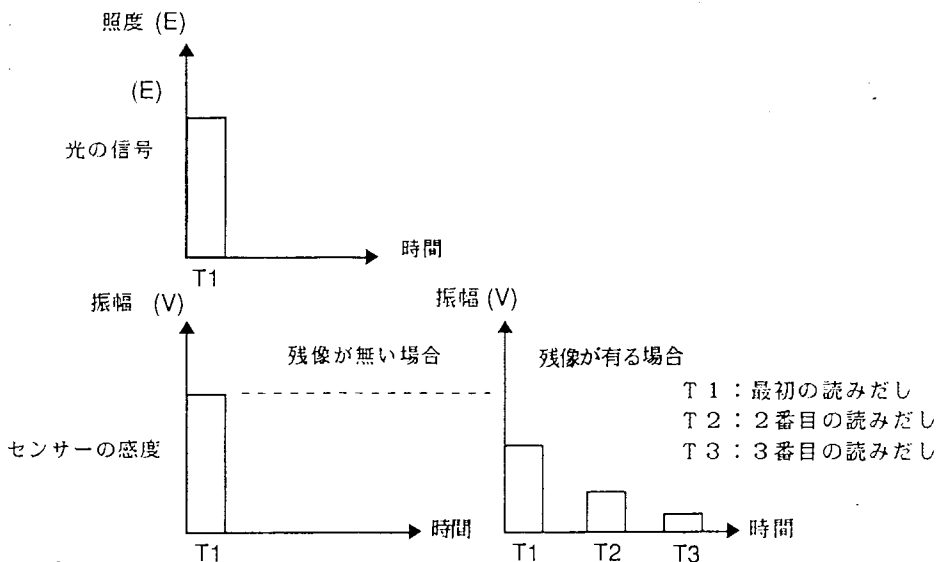
ナイキスト周波数 (F_N) での典型的なCTF値は、レンズによる劣化を除外して、た50%から70%になります。

II.1.1 最大出力データ率

出力周波数はアンプ帯域幅や内部論理回路のスピード性能の何れからも制限を受けます。一般的には、転送レジスタは最大出力周波数に制限を加えるものではありません。

II.1.2 残像

これは、転送動作終了後にもフォト素子に残っている残存フォト電荷が引き起こすイメージ・トレイリング効果です。フォトダイオード素子を持っているセンサーの場合にのみ、残像は顕著になります。



145-17

図1.3 光パルスによる残像

ダイオードでは、それに伴うポテンシャルの井戸には無限の数の電子が含まれます。連続した暗モードに於てダイオードは、そのダイオードポテンシャルが蓄積ゲートポテンシャル ($L1$) よりも大きいあるレベル ($L0$) に固定されるような熱力学的平衡に落ち着きます (図14を参照の事)。

今、ある露光で或る量の電荷が生成されそれが $Q1 + Q2$ に分かれます。 $Q1$ は読みだしレジスターのポテンシャルの井戸に速やかに転送される電荷の量です (これはMOSキャパシターへの転送と同等です。) これに対して、 $Q2$ の方は熱力学的平衡への帰還途中に転送されます。

転送ゲートが開いている期間が短かければ短い程、熱力学的平衡への帰還に時間が掛かり、従って残像の影響がそれだけ大きくなります。

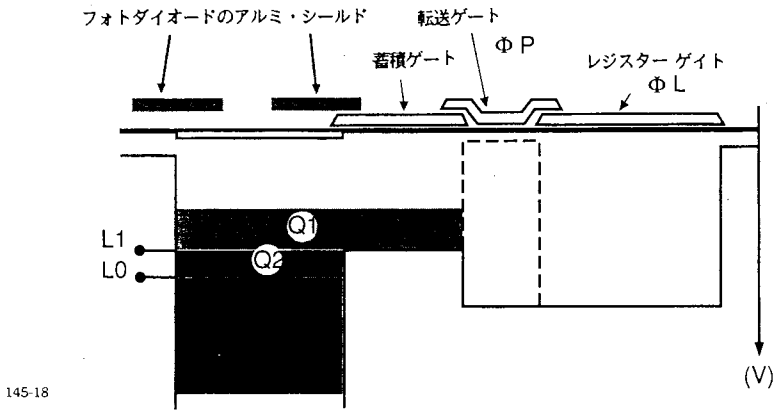


図14 リニアCCDの感光ゾーンとレジスター転送

フォトMOSでは、ポテンシャルの井戸は有限の数の電子 (入射光子や暗電流で生成されたもの) を含んでおり、これ等総てを近接のポテンシャルの井戸に転送する事が可能です。電荷転送の良さはCTEで表わされますが、これは一つの井戸から外の井戸へフォト電荷を転送するのに要する時間に依存します。転送時間時間が (T_{FP}) が増加すると残像電荷が減少します。

残像は、"ファット・ゼロ" (電氣的又は光学的バイアス電荷) を導入することで減少させる事が出来ます。

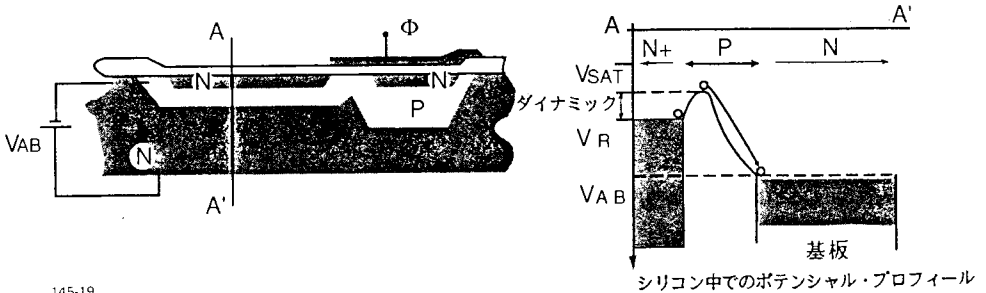
II.13 過剰照明対応 (ブルーミング防止)

これは飽和したフォト素子の過剰フォト電荷が隣接の素子に流れる込む (ブルーミングの現象) のを防ぐ能力のことです。

ブルーミングは通常よく局所化しており、セットされたレンズ開口や露光時間では順応出来ないような非常に強い局所的な照明を含むシーンで起こります。フォト電荷の広がりはテレビモニター上では白い染みのように見えます。

主として2つの主要なブルーミング防止機構が使われています：

(a) 垂直機構 (図15a)： 深い所で拡散が起こった場合、余分な電荷を基板の方に引き出し、そこで再結合するようにさせる事が出来ます。

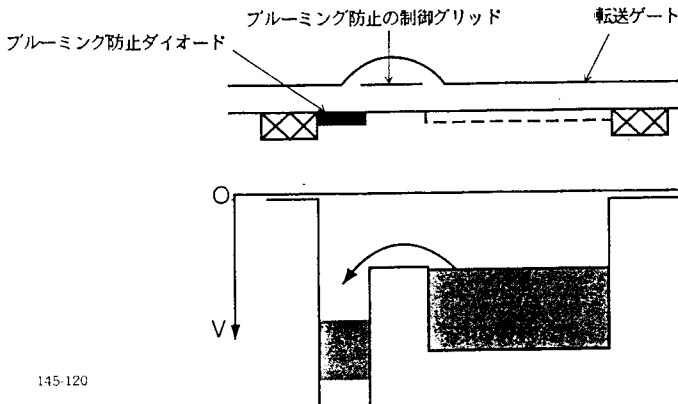


145-19

図15a 垂直のブルーミング防止機構

(b) 水平機構 (図15b)： ダイオード (ブルーミング防止ダイオード) が各々のフォトサイトにインプラントされており、ポテンシャルの井戸とは制御ゲートで隔てられています。このゲートに掛けられるバイアスは、フォト電荷とブルーミング防止ダイオードの間のポテンシャル障壁が近隣の井戸の間のポテンシャルの井戸よりも低くなる様に調節され、その結果総ての過剰電荷はこれに流れ込みます。従って、ブルーミング防止の制御ゲートのバイアスが飽和レベルを決めます。

近赤外での感度を下げないので、トムソン-CSFはこの解を採用しました。



145-120

図15b 水平のブルーミング防止機構

第Ⅲ部 トムソン-CSFのリニアCCDイメージセンサー

リニアCCDイメージセンサーは1本の線上にフォト素子と電荷転送シフトレジスターが並べられたもの一つ(又は複数個の)出力アンプから成っています。それ等は1本の線上での分析がなされる固定されたシステム(例えば、分光学、バーコード・リーダー、計測学)、又は2次元の分析のどちらにも使われます。後者では、センサーとシーンを相対的に移動させる事でイメージを沢山の線が並んだ物として分析するスキャニング・システムが必要となります(例えば、ファクシミリ、テレビ映画システム、工業コントロール、地球の観察、等々)。

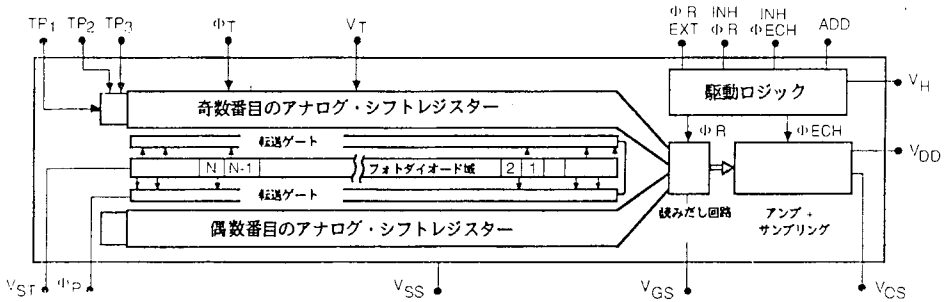


図16 オン・チップのマルチプレキシングを持つ
トムソン-CSFリニアCCDイメージセンサーの典型的な機構

Ⅲ.1.1 感光性アレイ

フォト素子は絶縁体障壁で隔てられているN型フォトダイオードで出来ています。垂直の開口はアルミニウム・シールドで決められています。最大蓄積能力を増す目的で、MOSキャパシターが各々のフォトダイオードに附属しております。MOSゲートがダイオードに逆バイアスを掛け、ポテンシャルの井戸を作って電荷を蓄積します。

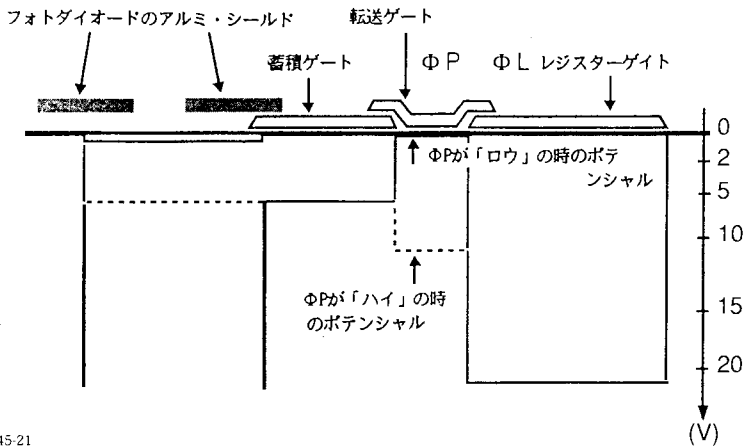
Ⅲ.1.2 フォト素子からシフトレジスターへの転送

感光性アレイに沿って交互に並ぶ素子(奇数と偶数番号で指定)にはその両側にCCDアナログレジスターが付いています。フォト素子からシフトレジスターへの電荷転送は転送ゲートによって行なわれますが、このゲートは素子とシフトレジスターの間に可変のポテンシャルの段差を作ります。フォトダイオードとシフトレジスターの間のこの障壁は外部のクロック信号(転送クロック ϕ_P)で制御されますが、これが露光期間を決めます。

イメージ露光の間（蓄積期間）、フォトダイオードはシフトレジスタから孤立しておりフォト電荷を蓄積するためにバイアスを掛けられています。

図17ではフォトダイオードとそのシフトレジスタ・ステージを結び付ける構造の断面図を示しています。ΦPが0Vにセットされている時には蓄積ゾーンはシフトレジスタの下に作られたポテンシャルの井戸からは孤立しており、転送は行なわれません。

蓄積期間が終るとΦPは、フォト素子のポテンシャルの井戸とシフトレジスタの井戸をブリッジする為の井戸を誘起するような高い電圧にクロックされます。点線で示されているように井戸が十分深いならば、フォト素子からシフトレジスタへと電荷が転送されます。



145-21

図17 感光ゾーンからシフトレジスタへの転送の為のゲート構造とポテンシャル・プロフィール

この条件を満足させる為、シフトレジスタは埋め込みチャンネル構造を持っており、そのゲート（ΦTでクロックされる）への例えば12Vのバイアスが約20Vの深さの井戸を誘起するようにします。ΦPの下に基板には、等しいバイアス電圧に対しより小さくなっているようなポテンシャル井戸をもつ表面チャンネル構造があります。フォト素子にはより低いバイアスが掛けられます。

III. 1.3 シフトレジスタに沿っての電荷移動

一旦フォトダイオードからフォト電荷が無くなりシフトレジスタの中にロードされると、フォトダイオードのアレイは新しいフォト電荷の塊りを蓄積出来る状態になり、ロードされたフォト電荷の方はシフトレジスタに沿って次々と転送されて行きます。2相転送の場合も同じですが、転送クロックの数を1つ（ΦT）に抑えるために、殆どのデバイスでは1つのクロックは一定で中間的なバイアス（VT）にセットされます。

2つのシフトレジスタの外側にはダミーのシフトレジスタが置かれており、これがメイン・レジスタを側面の照明による偽電荷から守ります。

III.1.4 出力ステージ

要求される最大のデータ出力周波数に依存する2つの基本的なセンサー設計の考え方があります。

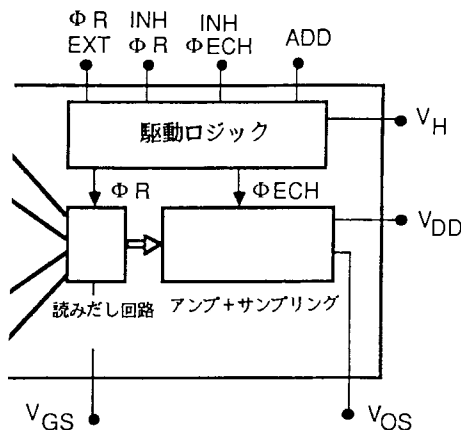


図18a 中間周波センサーの出力段階
(2MHzまでのデータ出力周波数)

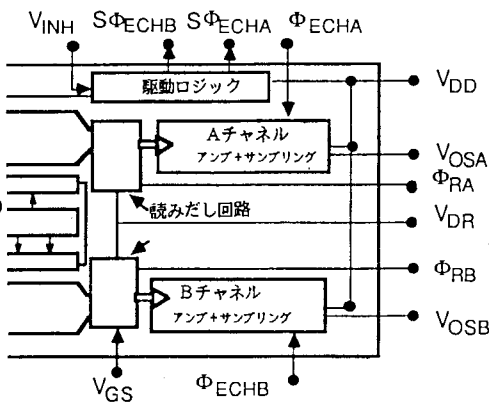


図18b 高周波センサーの出力段階
(20MHzまたはそれ以上のデータ出力周波数)

中程度のと高いスピードのセンサーの設計の本質的な違いは、前者では内部マルチプレキシング回路を持っており、奇数番目と偶数番目の素子シフトレジスタを1つのチャンネルに結合させる所にあります。この場合、データ率は転送周波数の2倍になります。10MHzのレンジの周波数域に於てオン・チップのマルチプレキシングを行なう事はより困難になるので、高速のセンサーは分離した出力ステージを持っています。

殆どのリニア・アレイには2つの出力アンプステージの間に、オプションのサンプル・ホールド機能が付いております。

III.2 駆動信号特性

図19は通常のモード(即ち、総ての内部クロックを使って)でのΦPとΦTの駆動クロックと出力信号のタイミング・ダイヤグラムです。蓄積期間は連続する2つのΦPパルスの立ち下がりて決まります。従ってこれがシフトレジスタをΦTクロックでクロック・アウトする最大の時間です。含まれるステージの実際数はフォト素子の数に、各々の終端にある幾つかの孤立セルと黒基準素子の数を足し合わせたものです。(これ等はデータシートに記載されております。)

黒基準素子はシールドされたフォト素子であり、これがフォトダイオード暗信号電圧を再現し、この信号の温度による変化を追って行き、暗雑音に対する修正に使われます。孤立セルは黒基準素子を感光性素子から隔てるものです。もしも使ってみて基準素子の数が不十分であるならば、2つのΦPパルスの間にあるよりももっと多くのシフトレジスタをクロック・アウトして空のステージの基準(雑音)レベルを読み出す事が出来ます。

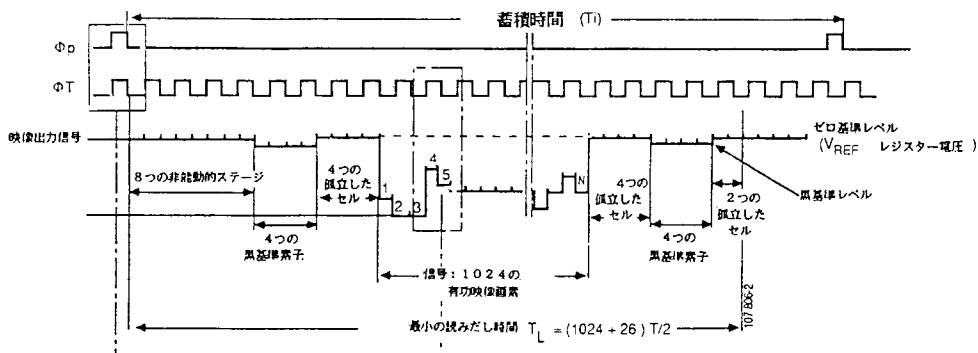


図19 ΦPとΦTの駆動クロックと出て来る出力信号のタイミング・ダイアグラム

III.2.1 オプションの動作モード

(どれが可能であるかは製品によりますので、センサーのデータ・シートを参照して下さい)

- 外部のリセットクロック入力 (ΦR EXT) : これは幾つかの転送期間 (ΦT) に1回づつ、画素を一緒にまとめるために出力ステージをリセットする可能性を与えるものです。

使われているモードと周波数に依存しますが、外部ΦRをリセット動作の場所と持続期間を変えることに使うことも出来ます。特に、相関二重サンプリングを行なっている時には、これは浮遊ダイオードと信号持続期間を調節する可能性を与えるものです (図20を参照の事)。

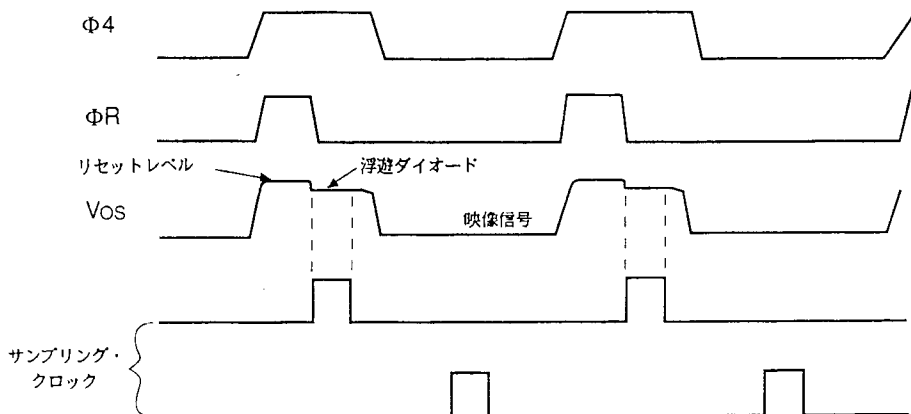


図20 相関二重サンプリング動作のタイミング・ダイアグラム

- 内部のサンプル・ホールド・クロックの禁止：これはサンプリングされていない出力信号を得ることを可能にします（例えば、外部のサンプリングが必要がある場合など）。
- 画素のペアリング機能（ADD）：これがイネイブルになっていると、奇数番目と偶数番目の画素のペアを結び付け、フォト素子の数は半分になったが大きさは倍になったかのようにセンサーを働かせます。これはセンサーの解像度を犠牲にしても感度を増したい場合には有用になります。

センサー動作を単純化するために、トムソン-CSFでは総ての必要なクロックパルス、直流バイアス及び映像出力バッファ・ステージを供する一連の駆動ボードを生産しています。蓄積時間、転送周波数、並びに総ての可能な作動モード選択はユーザーが管理できるようにになっています。

第IV部 トムソン-CSFのエリアCCDイメージセンサー

エリアCCDイメージセンサーは2次元のマトリック状にフォト素子が並んでおり、ビデオカメラ管の固体アナログと考えることが出来ます。30万ケまでのフォト素子のアレイは通常的に入手可能であり、プロの分野では100万ケまでのフォト素子の単一結晶片センサーが使われています。それ等は、实际的に殆どあらゆるタイプのテレビカメラ並びにシングル・フィールド・イメージ集積システムを含む非常に広い範囲で応用されています。

IV.1 フレーム転送CCD

フレーム転送 (FT) は総てのトムソン-CSFエリアCCDイメージセンサーで使われている機構です。図21aではTVモードのFTセンサーが、そして図21bではシングル・フィールド (フル・フレーム) FTセンサーが示されています。

- TVモードのFTセンサー：これ等は素子アレイが2つの同一のエリアに分離されているという特徴があります。1つは光学的情報を受け取るイメージ・ゾーンで、もう1つはそこに転送されたイメージ・フィールドが読みだしシフトレジスタへの読みだしを待ち受けるためのマスクされたイメージ・ゾーンです。両方のゾーンでの転送の過程は同一であり、2相または4相の何れでも可能です。

メモリー・ゾーンの駆動クロック (Φ_{iM}) はイメージ・ゾーンの駆動クロック (Φ_{iP}) と独立にすることが可能です。

- フル・フレームのFTセンサー：これにはメモリー・ゾーンは無く、全部の素子アレイがイメージ・ゾーンを形づくっています。蓄積の後でフォト電荷は、ライン対ラインで読みだしレジスタに直接に転送されます。

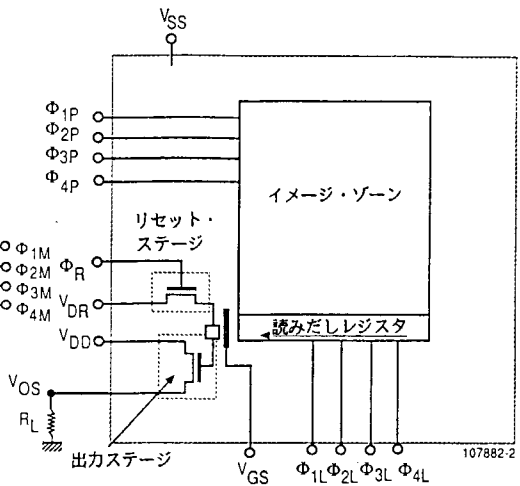
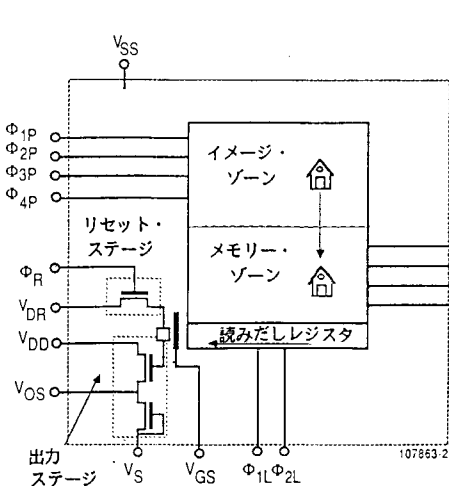


図21a TVモードのFTセンサーの機構

Figure 21b - Full-frame FT sensor organization

IV. 2. 1 イメージの蓄積

イメージゾーンはフォトMOS素子のマトリックスで出来ています。各々のコラムは絶縁体の壁で互いに隔てられており、CCDシフトレジスタを形づくっています。シフトレジスターに沿った画素は純粋にゲートバイアスで決まります。シールドされたコラムがイメージゾーンの縁に加えられ、各々のラインの黒基準レベルを与えます。

イメージがメモリーゾーンに転送された後で次のイメージが蓄積されます。即ち、イメージゾーンの中の素子にバイアスが掛けられ、TVスタンダードから要請される時間(C CIRでは20ms、RS170では16ms)の間、フォト電荷を集積します。

IV. 2. 2 イメージゾーンからメモリーゾーンへ、そしてメモリーゾーンから読みだしレジスターへの転送

蓄積期間が終了すると、電荷はイメージゾーンからメモリーゾーンへと転送されます。この過程はフィールド・ブランキングの期間($< 1\text{ms}$)に Φ_{iP} クロックと Φ_{iM} クロックをイン・フェイズで動かして行なわれます。この動作は「スミア効果」を小さくする為に可能な限り短い時間で行なわれねばなりません。この転送時間の間に入射した光子は、蓄積期間に集積されていた電荷に更に偽電荷を加えることとなります。総ての電荷がメモリーゾーンに転送された後に、イメージゾーンは新しいフィールドを蓄積する準備が整い、一方、メモリーゾーンの中身はライン対ラインでブランキング周波数で読みだしシフトレジスターに転送されます。

IV. 2. 3 読みだし動作

2相モードの場合でも4相モードの場合でも、メモリーゾーンからシフトレジスターに転送された各々のラインには、別々の駆動クロック(Φ_L)で制御されて出力ステージにシリーズに転送された電荷があります。

有効画素は映像期間に読まれるのに対して、ダミー素子(黒基準を含む)の方はブランキング期間に読まれます。

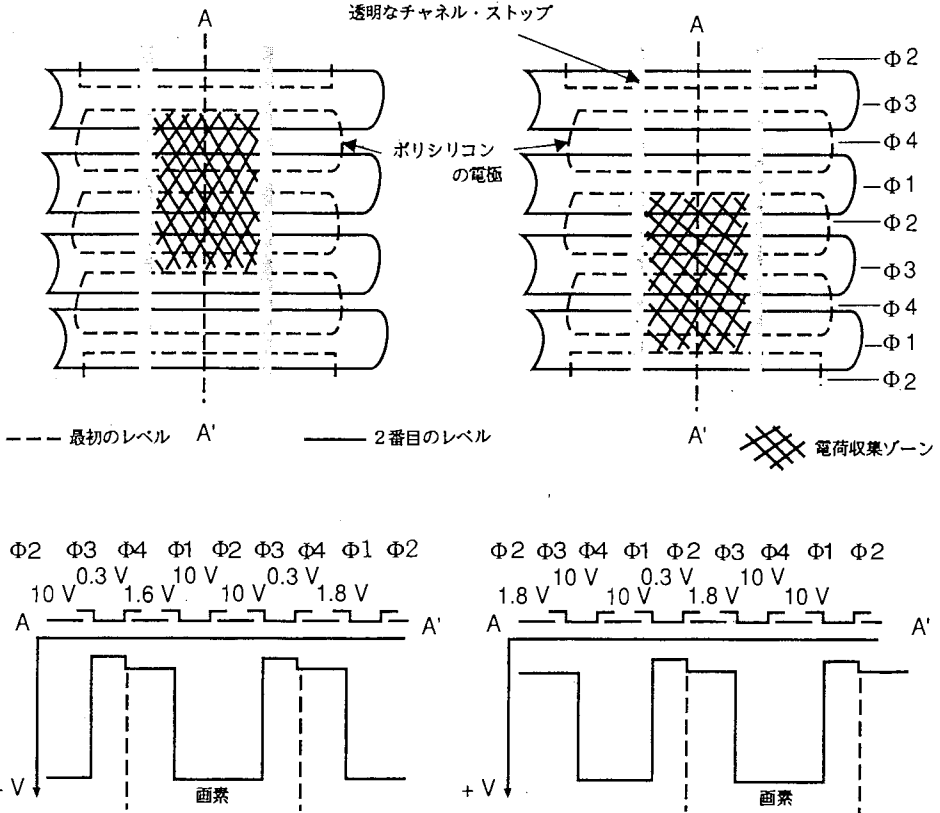
出力ステージはリニアセンサーのものと似ていますが、通常内部のサンプル・ホールドがありません。

IV. 2. 4 垂直のインターレイス

転送動作の説明の所で示したように、電荷はフォト素子を構成している4つのゲートのうちの1つか2つの下で蓄積されます。ポテンシャルの井戸の外部で生成されたフォト電荷は高い確率で最近接の井戸に入ります。この様に、センサーはフォト電荷を4つの転送ゲートにまたがる区域(一次元で)から2つによって占められる区域へと一緒にまとめます(図22を参照の事)。

偶数フィールドと奇数フィールド(交互フィールド)へのゲートバイアスを反転させてやることにより、電荷収集の中心は1素子の半分づつシフトします(図22)。従って、交互フィールドにインターレイスを行なう時には、各々のCCD素子は2つの転送ゲートから作られていると考えることが出来ます。このようにして、垂直方向の素子の分離で課せられているナイキスト限界を超えてそれ以上に実効的な解像度を上げることが出来ます。

但し、垂直方向のインターレイスは使う場合を心得て使うべきでしょう。それが使われていない場合には、総てのフィールドは同じ蓄積機構を持っており、各々のフィールドに対して正確に同じ情報をもたらすと云う利点があります。



145

図22 交互インターレイス・フィールドのCCD素子の電荷収集ゾーンとポテンシャル・プロフィール

IV.3 駆動クロック特性

図23では4相センサーに対して、2つの連続するインターレイス・フィールドに亘るΦiP、ΦiM、ΦiLのクロックシーケンスの例を示しています。

(図23から25まではTF7863センサーのタイミング・ダイアグラムです。しかしながら、正確なタイミング・シーケンスは一つ一つのセンサーで異なりますので、各々のセンサーのデータ・シートを参照して下さい。)

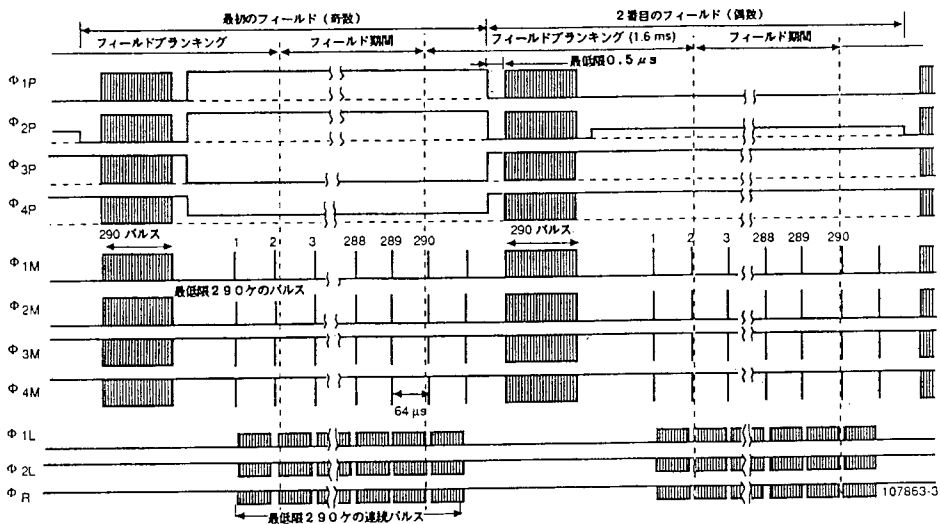


図 23 フレームタイミングダイアグラム

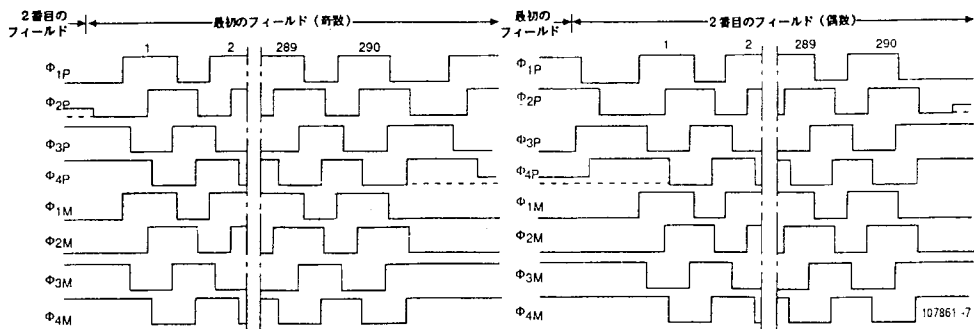


図 24 フィールドブランキングの間の垂直転送

図 23 と 24 ではイメージゾーン・クロックとメモリーゾーン・クロックの相対的な位置とディレイが示されています。フィールドブランキングの間、即ちイメージゾーンからメモリーゾーンまでの転送の間、イメージ・クロックとメモリー・クロックは同じであることに注意して下さい。

フィールド蓄積の間 ΦiP クロックは凍結されているのに対して、 ΦiM クロックはラインを次々と読みだしシフトレジスターに転送します。転送周波数は TV スタンドアードのライン周波数と同じです。

ライン転送の間、出力シフトレジスターは、次のラインが到着する以前に総ての電荷を読みだしステージにフィードするのに十分であるよう選ばれた読みだし周波数 (FL) でクロックされます。 ΦiM クロックと ΦiL クロック、並びにリセットクロック ΦR と映像信号が図 25 で示されています。

フル・フレームのイメージセンサーの場合、動作は「清掃」の期間から始まります。即ち、イメージゾーンに存在する総ての電荷を転送・除去する事から始まります。それが空になると各々の画素は蓄積（露光）期間の間入射光に比例した電荷を集積することが出来ます。

蓄積期間が終わった後では、読みだし期間に於けるスミア効果を防ぐ為、如何なる発光イベントもイメージゾーンに到達してはなりません。

イメージが蓄積されるとφiPクロックでフォト電荷は読みだしシフトレジスターに直接転送され、その後は他のセンサーと同じよう出力ステージに転送されます。

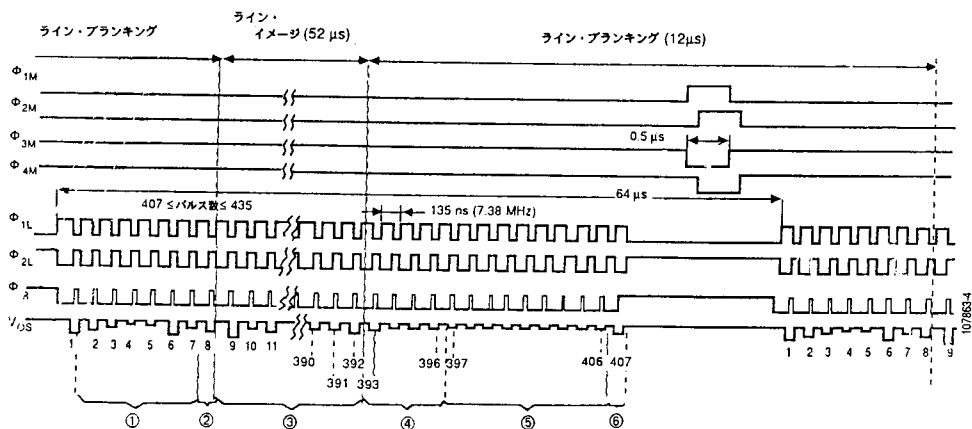


図25 ラインタイミング・ダイヤグラム

第V部 CCDイメージセンサーの性能 その定義と測定原理

V.1 電気的な性能

V.1.1 クロック・キャパシタンス

各々のクロック入力ピンと V_{SS} の間に存在するキャパシタンスは

$$V_{DC} = 10 \text{ volts} \quad V_{AC} = 1 \text{ volts p.p} \quad F = 1 \text{ MHz}$$

で、BOOTONキャパシタンス・ブリッジを使って測定。他のピンは総て V_{SS} に接続する。

クロック・キャパシタンスは2つの成分から構成されています。一つは固定され、オーバーラッピング・ゲートに因るもの(C_1)、二番目は空乏層キャパシタンス(C_D)に因る可変部分に伴うMOSキャパシタンス(C_{ox})です。 C_D は測定には考慮されてないので作動中の真のキャパシタンスは実質的に測定値よりも低いでしょう。

V.1.2 消費パワー

もしもチップに組み込まれているならば、出力アンプ($I_{DD} \times V_{DD}$)と内部ロジック($I_H \times V_H$)の消費パワー

次の条件の下に、測定はスタティック・モードで行なわれます。

$$V_{SS} = 0 \text{ volts}$$

リニア・アレイに対しては、 V_{DD} 又は V_H は最大値

$$\text{エリア・アレイに対しては、} V_{DD} = 15 \text{ volts}$$

他のピンは接続されません。

V.1.3 駆動クロックのピーク電流シンク

この電流はクロックの立ち上がり時間と立ち下がり時間に強く依存しています。最小時間の値は電流プローブで測られます。この最小値以下の立ち上がり時間や立ち下がり時間で作業するとクロック電流が増加し、デバイスに損傷を与える事があります。

V.1.4 DC出力レベルと出力インピーダンス

- DC出力レベル：リセットクロックが「ハイ」の状態で、アンプ出力で測定された電圧。従って、映像信号(V_{OS})のリセットレベルはDC出力レベルに等しくなっています。

- 出力インピーダンス：これは、典型的なアンプ・バイアスで、実効100 mV/100 kHzのサイン関数信号を出力ピン(V_{OS})に掛け、キャパシターを通じて測定されます。

V.1.5 電荷転送効率 (CTE)

現実に測定されるのは $N\varepsilon$ ですが、ここで N はライン又はコラムのステージの数、 ε は非転送効率 (転送損失) です。II.6 節に示されているように、 $(CTE)^N \sim 1 - N\varepsilon$ です。

まず、同じ量の電荷がレジスター (コラム) の N ケのステージにロードされます。次に、 $N+1$ ケの転送が行なわれますが、 $N+1$ 番目の信号は全部の残留電荷を表わします。 $N\varepsilon$ は $N+1$ 番目の信号とその前の N ケの信号の平均との比です。

マルチプレキシングされたリニア・アレイでは $N+1$ 番目の信号は $N/2$ 転送の奇数番レジスターのものであり、 $N+2$ 番目の信号は $N/2$ 転送の偶数番レジスターのものであることに注意して下さい。

V.1.6 最大データ出力周波数 :

映像出力から毎秒得られる最大の画素信号数 (MHz 又は画素/秒)。

このパラメータに対して保証されている最小値でも、映像出力信号は良い状態でサンプル出来ます。

しかしながら狭いサンプリングが使われるならば、出力率を増すことが出来ます。一部の性能特性が悪化してもよいのなら、それを更に増すことが可能です。

V.2 電気光学的な性能

V.2.1 一般的な測定条件

- 窓がきれいであることを測定の前に点検して下さい。
必要ならばアルコールに浸した綿布で表面を軽く拭くこと。次に、脱イオン水ですすぎ、乾燥 (出来れば、乾燥させた窒素か空気) でさせます。
- バックエッジの温度 T_p は 25°C です。(エリア・アレイの暗信号の測定には、 $T_p = 50^\circ\text{C}$)
- 光源は色温度が $2,854\text{ K}$ のタングステン・フィラメントのランプで IR カットオフ・フィルターを着用
リニア・アレイの場合には、フィルターは Schott KG1 型 (2 mm 厚) で、BG38 フィルター (2 mm 厚) を補助として着脱
エリア・アレイの場合、BG38 フィルター (2 mm 厚) を使用。
照明はデバイスの表面でシリコン検出器を用いて測定。
- 光源の開口数は $F/3.5$
- 総ての入力バイアスとクロックはデータシートに示されている典型的な値を使用し、バイアスの調整が必要な場合、総て測定の前に行なう。
- 出力負荷。出力ピンは、その入力キャパシタンスが 5 pF 以下のエミッター・フォロワーでロードします。特に明記して無い場合、映像出力に直接負荷抵抗 R_L を入れる必要がありません。

V.2.2 単位の変換

V.2.2.1 光電子の単位

以下の表では光電子に使われている様々な単位間の変換を示しています。ルクス (lux) は純粋に視覚的な照度の単位であり、目の分光範囲の外では大した意味を持たない、と云う事に注意して下さい。従って、照度や露光量の単位を含む総ての電気光学的なパラメータはエネルギーの単位で表わしており、前者は W/m^2 で後者は J/m^2 です。

$$\text{露光量 (J/m}^2\text{)} = \text{照度 (W/m}^2\text{)} \times \text{露光時間 (s)}$$

表 V 単位の変換

照度：エネルギーの単位／視覚の単位の対応

単 位		照明の条件
エネルギー (mW/cm ²)	視覚 (lux)	
10	20	2854 K 色温度
5	20	2854 K + BG38

露光量：エネルギーの単位／視覚の単位の対応

単 位	
エネルギー	視 覚
J/m ²	Lux.s

$V/(\mu J/cm^2)$ で表わされる感度は蓄積時間とは独立であることに注意して下さい。

V.2.2.2 有用な公式

- 電子の数と読みだし電圧との間の関係：

$$V_{OS} = q \cdot N_{e^-} \frac{G}{CL}$$

ここで、 V_{OS} = 読みだし電圧 (volts)

q = 電子の電荷 (1.6×10^{-19} クーロン)

N_{e^-} = 画素当りの電子数

G = アンブ ゲイン

CL = 読みだしダイオードのキャパシタンス (ファラッド)

- 電子の数と V_{DR} での出力電流との間の関係 :

$$I = \frac{q N e^{-} L P}{T_i}$$

ここで、 I = V_{DR} での出力電流 (アンペア)

q = 電子の電荷 (1.6×10^{-19} クーロン)

$N e^{-}$ = 画素当りの電子数

L = 1つのフィールド中のラインの数 (リニア・アレイでは $L = 1$)

P = 1つのライン中の画素の数

T_i = 蓄積時間 (s)

- 量子効率と感度との間の関係 :

$$R = \eta \cdot K \cdot A \frac{\lambda}{h c}$$

ここで、

R = 感度 ($V/(J/m^2)$)

η = 波長 λ に於ける量子効率

K = $q \cdot G / C L$: 出力変換ファクター (V/e^{-})

A = 画素の面積 (m^2)

l = 波長 (m)

h = プランクの定数 ($h c = 1.92 \times 10^{-25} N$)

c = 光速度 ($c = 3 \times 10^8$ m/s)

V.2.3 飽和電圧と露光量

V.2.3.1 リニア・アレイ

飽和電圧 (V_{SAT}) は露光量を増して行って得られる最大の出力電圧です。

それに対応する光のレベルは飽和露光量 (E_{SAT}) です。

飽和レベルは次のものに依存します

- フォト素子やシフトレジスタの蓄積容量
- 出力キャパシタンス

V_{SAT} は、それ以上やっても出力電圧が増加せずにダミー素子 (感光区域の外側にある素子) に偽信号が現れたす所まで露光量レベルを増して行って測定します。

V.2.3.2 エリア・アレイ

V_{SAT} はイメージの劣化 (CTFの減少、非直線性、...) が始まらない範囲の最大出力電圧です。

$V_{SAT\ min}$ (データシートに明記) を与える露光量で測定を行います。そしてそのレベル迄のイメージ品質を保証する為にCTFと局所的な欠陥がチェックされます。

V.2.4 感度 (R) と分光感度

- 感度は出力電圧 (V) とそれに対応する露光量 ($\mu J/cm^2$) の比です。それは、明記された露光条件の下で、 $V_{SAT}/2$ か $V_{SAT\ min}/2$ で測定されます。
- 分光感度の場合も定義は同じですが、測定は狭い帯域幅の光学フィルター (典型的には、5 nm幅) を挿入して行ないます。

V.2.5 フォト感度不均一性 (PRNU)

一般的なPRNUは、 $V_{SAT}/2$ の出力レベルを与える一様な露光量に於て、応答の平均に関して最も敏感な素子と最も鈍感な素子との間のピークピーク値の差です。低周波数PRNU (局所的な特異な画素を除外したPRNU) は同じ条件の下にスパイク (近隣の画素に対して測定される) を除外して測られるますが、エリア・アレイの場合、低周波数PRNUのみが性能特性表の中に明記されています。けれども、高い振幅のスパイクはイメージ品質仕様書の中で考慮されています。

V.2.6 暗信号 (V_{DS}) と暗信号の不均一性 (DSNU)

平均の暗信号は明記された温度・蓄積時間・読みだし時間の条件で、照明なしに測定された映像信号の平均です。暗信号不均一性は暗信号と同じ条件の下で、照明が無い事を除けば低周波数PRNUと同じ条件で測定されます。エリア・アレイの場合、メモリーゾーン読みだしに因るリニア不均一性は測定から除外されています。実際、最後の映像ラインは最初のものよりデバイスの中に長い時間 (その差が読みだし時間です) 留まります。これのDSNUに対する寄与は各々のラインの黒基準への外部クリッピングで抑えられます。

V.2.7 実効雑音 (V_N) とダイナミックレンジ (DR)

実効雑音はある画素で照明が無い場合の時間的な全変動の実効値 (2乗平均平方根値) です。ピークピーク値はおよそ6倍高くなっています。帯域幅は最大の出力データ率の最小値に制限されます。ダイナミックレンジは飽和電圧と実効雑音の比です。

V.2.8 コントラスト転送関数 (CTF) と解像度

CTFは、明記された照明条件の下で、平均的な出力が $V_{SAT}/2$ で、決められた空間頻度の等距離間隔の白と黒の縞のテストチャートを撮像して求められます。

CCDアレイの離散的構造に起因して起こるモアレ効果の為にCTFはナイキストの空間的な頻度 (F_N) までしか測定できず、測定はチャートと画素の間の最大の位相で行ないます。それにもかかわらず、エリア・アレイのインターレイスのお蔭で垂直方向にはモアレは大きく抑制されており、実際の解像度は増加します。それで、TVラインの解像度は、モニター上の垂直方向に人間の目が判別できる最大のライン数として定義されず。

V.2.9 ブルーミング防止

ブルーミング防止効率はデバイスが過剰照明に耐える能力を表わします。それはイメージゾーンの中の限られた部分を E_{SAT} の N 倍の露光で過剰照明し、初めに照らされたゾーンからどれだけ遠くまで輝点が広がるかを観測して求めます。過剰照明に関しては次の3つのパラメータに就いて考慮しなければなりません。

- ブルーミング
- スメアの影響
- クロストークの影響

a) ブルーミング

ブルーミング防止の効果はエリア・アレイに対して、絵の高さの10%に $2 \times E_{SAT}$ を照らし、照らされているゾーンに続く3番目のラインでその広がりが E_{SAT} の10%内にあることをチェックして行なわれます。測定は明記された照明条件の下に行なわれ、固有のブルーミング防止効率（これには制限はありません）を規定します。

b) スメアの影響

これはイメージゾーンからメモリーゾーンへの転送の間に、各々のコラム画素が過剰照明された素子を通って行く、と云う事に因ります。従ってある与えられる過剰照明に対し、それはただ単にイメージゾーンからメモリーゾーンへの転送周波数依存し、波長には依存しません。

c) クロストークの影響

これはある画素中で生成された電子が近隣の井戸に集められる確率に関するものです。ブルーミング防止構造は直接にはクロストーク（拡散）の影響を減少させません。後者は過剰照明の程度と波長に依存しますが、その特性は画素のジオメトリと基板構造の関数です。

France

THOMSON-CSF
Division Silicium
38, Rue Vauthier-BP 305
F-92102 BOULOGNE-BILLANCOURT CEDEX
Tel.: (33-1) 49 09 28 28
Telex : THOMTUB 200772 F
Fax : (33-1) 46 04 52 09

Brasil

THOMSON COMPONENTES DO BRASIL Ltda
Avenida Roque Petroni Jr. N°1464
CEP 04707-BROOKLIN-SAO PAULO
Tel.: (55-11) 542 4722
Telex : (11) 24226 TCSF BR
Fax : (55-11) 61 50 18

Canada

THOMSON-CSF Ltd Ltee
1000 Sherbrooke Ouest-Suite 2340
MONTREAL H3A 3G4 - QUEBEC
Tel.: (1-514) 288 41 48
Telex : 5560248 TESAFI MTL
Fax : (1-54) 288 89 87

Deutschland

THOMSON BAUELEMENTE GmbH
Perchtinger Str. 3 - Postfach 701909
D-8000 MÜNCHEN 70
Tel.: (49-89) 7879-0
Telex : 522916 CSF D
Fax : (49-89) 7879-145

España

THOMSON COMPONENTES ELECTRONICOS SA
Calle Albacete 5
E-28027 MADRID
Tel.: (34-1) 405 1915
Telex : 46033 TCCE E
Fax : (34-1) 404 60 02

Italia

THOMSON COMPONENTI ELETTRONICI (SRL)
Via Sergio 1°, 32
I-00165 ROMA
Tel.: (39-6) 639 02 48
Telex : 620683 THOMTE-I
Fax : (39-6) 639 02 07

Japan

CHRONIX Inc.
Maruyama Bldg. 4F
7-9-7 Nishishinjuku
Shinjuku-ku, Tokyo 160
Tel: (81)3-371-5711
Telex: 26244 CHRONIX J
Fax: (81)3-371-5738

Sverige

THOMSON-CSF ELEKTRONRÖR AB
Radiövägen 1A
Postadress : Box 631
S-135 26 TYRESÖ
Tel.: (46-8) 742 02 10
Fax : (46-8) 742 80 20

United Kingdom

THOMSON ELECTRONIC COMPONENTS Ltd
Ringway House/Bell Road-Daneshill
GB- BASINGSTOKE RG 24 OQG
Tel.: (44-256) 84 33 23
Telex : 858121 TECL UK G
Fax : (44-256) 84 29 71

USA

THOMSON ELECTRON TUBES AND
DEVICES CORP.
550 Mount Pleasant Avenue
P.O. Box 6500
DOVER, New Jersey 07801
Tel. (1-201) 328-1400
TWX : 710 987 7901
Fax : (1-201) 328 17 47

For all other countries, please contact FRANCE

⊕ CHRONIX

クロニクス株式会社

〒160 東京都新宿区西新宿 7-15-14 坂本ビル3F

TEL. 03-3371-5711

FAX. 03-3371-5738



THOMSON-CSF

DIVISION SILICIUM

38, rue Vauthier / BP 305 /
F-92102 BOULOGNE-BILLANCOURT CEDEX / FRANCE
Tél. : (33-1) 49 09 28 28 / Télex : Thomtub 200772 F
Fax : (33-1) 46 04 52 09